

CAPACITOR INTEGRATION STRUCTURE AND GAS DISCHARGE PANEL USING CAPACITOR INTEGRATION STRUCTURE

Publication number: JP1077837 (A)

Publication date: 1989-03-23

Inventor(s): HORIO KENJI; TAKAHASHI TOICHI; OGAWA TETSUYA; SHINODA TSUTAE; SHIRATORI TAKANAO

Applicant(s): FUJITSU LTD

Classification:

- International: H01J11/02; H01J11/02; (IPC1-7): H01J11/02

- European:

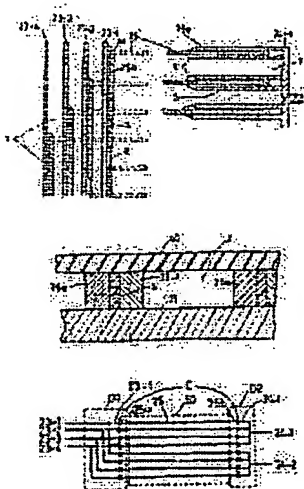
Application number: JP19870235343 19870918

Priority number(s): JP19870235343 19870918

Abstract of JP 1077837 (A)

PURPOSE: To discriminate the quality of electrode rapidly and to unify the capacity of capacitors by filling a dielectric in plural gaps between opposite crossing surfaces which have surfaces in the direction crossing to the substrate surface, and composing a specific capacity of capacitors.

CONSTITUTION: At one side capacity coupling member D1, a display electrode 25 from a display 50 is picked up to a wiring surface same as a driving wave feeding bus 23-1 which is thick-membrane-printed through a throughhole M. And the electrode end 25a is thick-membrane-printed parallel and close to the driving wave feeding bus 23-1. At the electrode gap S between the electrode end 25a and the driving wave feeding bus 23-1, a micropowder with diameter less than several μ of a high dielectric substance E such as barium titanate is filled, and the capacity C is made larger. At the other side of the capacity coupling member D2 of the panel, an insulated driving wave feeding bus 24-1 is formed to hold an electrode end 26b from both sides, for example. In the D2 coupling, an integration structure of coupling unit capacity C is formed in the manner same as the coupling D1, and the accuracy of the gap is made in an accurate value.



Data supplied from the esp@cenet database — Worldwide

⑫ 公開特許公報(A)

昭64-77837

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和64年(1989)3月23日

H 01 J 11/02

B-8725-5C

審査請求 未請求 発明の数 2 (全7頁)

⑮ 発明の名称 コンデンサの集積構造およびそれを利用したガス放電パネル

⑯ 特 願 昭62-235343

⑰ 出 願 昭62(1987)9月18日

⑱ 発 明 者 堀 尾 研 二 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内
⑲ 発 明 者 高 橋 東 一 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内
⑳ 発 明 者 小 川 哲 也 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内
㉑ 発 明 者 篠 田 傳 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内
㉒ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地
㉓ 代 理 人 弁理士 井 桁 貞一
最終頁に続く

明 細 書

1. 発明の名称

コンデンサの集積構造およびそれを利用したガス放電パネル

2. 特許請求の範囲

(1) 絶縁基板上に該基板面と交わる方向の表面(交面)を有する複数の電極を、それらの交面が互いに対向するように電極を配置すると共に、対向した該交面間の間隙に誘電体を充填せしめて所定容量のコンデンサを構成したことを特徴とするコンデンサの集積構造。

(2) 上記交面が互いに対向するように配置する電極において、基板に電極材料を複数本の広幅に厚膜印刷した後、前記複数本の電極およびその対向面をエッチングにて作成したことを特徴とする特許請求の範囲(1)項に記載のコンデンサの集積構造。

(3) 上記交面が互いに対向するように配置する電極において、絶縁基板上に複数本の凹状の溝を形成し、該複数本の溝の両側壁に斜め上からの薄膜

法(蒸着、スパッタリング等)で電極を作成し、溝の両側壁部電極を前記互いに対向する電極としたことを特徴とする特許請求の範囲(1)項に記載のコンデンサの集積構造。

(4) 絶縁基板上に複数の表示電極を有する二枚の基板を、前記表示電極が互いに絶縁して交差するように配列したガス放電パネルの基板上において、基板との交面を有する複数の電極の、該交面が互いに対向するように電極を配置すると共に、対向した交面間に誘電体を充填したコンデンサの集積構造を有することを特徴とするコンデンサの集積構造およびそれを利用したガス放電パネル。

3. 発明の詳細な説明

(概 要)

本発明はマトリクス形表示パネル等の電極選択機能を有するコンデンサの集積構造に関し、

電極良否判断の迅速化とコンデンサの容量均一化を目的とし、

絶縁基板上に該基板面と交わる方向の表面(交

面)を有する複数の電極を、それらの交面が互いに対向するように電極を配置すると共に、対向した該交面間の間隙に誘電体を充填せしめて所定容量のコンデンサを形成する構成である。

(産業上の利用分野)

本発明はマトリクス形表示パネル等の電極選択機能を有するコンデンサの集積構造に関し、

ガス放電パネル等のマトリクス形表示パネルの電極選択器(アドレスデコード)に使用する。

電極選択器は放電パネルの電極に、維持パルスをはじめ、点火パルス、消去パルス等を各電極に順序付けて印加するための機能素子である。

(従来の技術)

ガス放電パネル等の平面表示デバイスにおけるマトリクス状電極の中から、表示状態を変更する電極を選択して点火、消去等のための信号を与え、所望の画面への表示状態を変更せしめる電極選択器(アドレスデコード)にはトランジスタアレー

で取り扱いをやさしくし、実用化に便利ようにしている。

まず容量結合パネルの動作原理説明に必要な構造を説明すると、第7図本発明を適用する従来のパネル断面図、および第8図本発明を適用する従来のパネル平面図において、記号21および29は基板、23-1~23-4および24-1~24-4は駆動波供給バス、D1、D2などは容量結合部、25および30は横および縦の表示電極、25a、25bは結合容量形成の表示側電極である電極端部、31は誘電体層、32は保護層、50は表示部である。以下の説明は下側基板21について行い、対向基板29については省略する。

容量性デコードの細部構造は、電極基板21上に表示電極25の各々の両端部に、面積数平方ミリメートル程度の平坦な電極端部25a、25bを作成し、その上に誘電体層を数十ミクロン厚形成して、その上に電極端部25a、25bを覆うのに余裕のある面積を有する駆動波供給バス23-1、24-1などを形成して表示電極に駆動電圧を静電誘

すなわちIC論理素子の集積回路によるもの、抵抗ダイオードアレーによるもの、本発明の属するコンデンサのマトリクスアレーによるもの等が実用されている。

表示デバイスの一つであるガス放電パネルは、比較的高いパルス電圧を扱うため、電極選択のためのデコードとしては、本発明の関わるコンデンサの集積を利用したコンデンサアレーが確実であり、動作原理も明確である。そこでこのコンデンサアレーによるデコードを電極アドレスに使用した場合の動作原理であるが、これはすでに提出している特開昭60-79641および特開昭61-61341などの明細書で開示しているが以下にも記載しておくことにする。

従来からある容量結合形ガス放電パネルは本容量性デコードを基板の両端部またはパネル基板外部に有し、該デコードは基板内の全表示電極を、何分の一かの少ない本数の制御線で取り扱えるアドレスコードで指定し、数多い電極のパネルを含む本装置電極配線を、デコード以後は少ない本数

導で供給していた。

さて同図において電極25の両端部に作成した容量結合部D1、D2における電極端部25a、25b等の結合容量はすべて等しく、その容量値をCとすると、駆動波供給バス23-1~23-4および24-1~24-4からのパルス電圧(以下単に電圧と称する。)をそれぞれV1、V2として、表示電極25に現れる電圧V3は、別途進められた解析によると、大約容量Cに比例した値すなわち定数係数Kを掛けた値となる。

$$V3 = K \cdot C \cdot V1 + K \cdot C \cdot V2 \quad \dots \dots \dots (1)$$

上の式のように、電極両側から一定値V1、V2を入力すると最も大きくなった時の値V3は、

$$V3 = K \cdot C (V1 + V2) \quad \dots \dots \dots (2)$$

が中央部電極に現れ、選択可能な動作電圧となり、

一方の側からのみ電圧(V1あるいはV2)が印加されると

$$V3 = K \cdot C \cdot V1 \quad \text{あるいは}$$

$$V_3 = K \cdot C \cdot V_2 \cdots \cdots (3)$$

となって(1)式の半分の値、すなわち半選択電圧が印加されたことになり選択動作は行わない。

あるいはどちらの端子からも選択電圧が印加されない場合、

$$V_3 = K \cdot C \cdot 0 = 0 \quad \text{あるいは}$$

$$V_3 = K \cdot C \cdot 0 = 0 \cdots \cdots (4)$$

などが得られ、勿論選択動作は行われない。

再び整理すると、式(3)の値は選択動作の場合に与えられ、式(3)、(4)の値は選択しない場合に与えられる。このようにして駆動波供給バスD1、D2に一つのパルスが与えられたとき、複数の電極25の中から目的の電極一本だけが選ばれるように、左右の駆動波供給バスD1、D2でデコードとして働くように配線を異ならしめてある。

換言すると、必要な高さをを持ったパルスが選択しようとするパネル電極に順序だてて印加されるデコードとしての機能を集積コンデンサは発揮していた。すなわち表示電極数に対応した複数のコンデンサの組合せで、電極選択機能を付したもの

いる誘電体層の厚さが作成する場所によって不均一になりやすく、出来上がった容量値が作成場所によってばらつくと言う問題があった。

誘電体層の厚さ確認容易なように、コンデンサの両電極を基板面にほぼ垂直で平行に並走する導体面とすることによって、電極良否判断の迅速化とコンデンサの容量均一化を目的とする。

(問題点を解決するための手段)

簡単に述べると、絶縁基板上に該基板面と交わる方向の表面(交面)を有する複数の電極を、それらの交面が互いに対向するように電極を配置すると共に、対向した該交面間の間隙に誘電体を充填せしめて所定容量のコンデンサを構成する手段からなる。

具体的手段の他の一つとしては、上記交面が互いに対向するように配置する電極において、基板に電極材料を複数本の広幅に厚膜印刷した後、前記対向面をエッチングにて作成する手段を明らかにし、

がここに述べるコンデンサの集積構造である。

(発明が解決しようとする問題点)

上記従来のコンデンサの集積構造は、表示電極の電極端部25a、25b等と、他方の電極となる駆動波供給バス23-1~23-4および24-1~24-4と、前記二つの電極間にある誘電体層31とを上下に積層した構造であった。

すなわち、基板上の第一の電極にあたる25a等を作成した上に、温度処理時間を要する誘電体層31を作成し、またその上に第二の電極である駆動波供給バス23-1等を作成するので、第二の電極作成が前工程との縦接続である上に、しかもその前工程が時間を要する熱工程となるので、コンデンサの集積構造の製作工程を時間のかかるものとしていた。

たとえば電極ショートなどの不都合が最後の工程が終わって初めて明らかとなると言う、時間と手間の無駄があった。

またもう一つの問題点は、電極間に介在させて

もう一つの具体的手段としては、該絶縁基板上に複数本の凹状の溝を形成し、該複数本の溝の両側壁に斜め上からの薄膜法(蒸着、スパッタリング等)で電極を作成し、溝の両側壁部電極を前記互いに対向する電極とする手段を明らかにしている。

(作 用)

上記本発明の手段を実施すると、容量を形成する対向電極が熱工程などの遅い工程を介せず、対となる対向電極が同時に完成するために良不良の判定が速やかにできる。

また厚膜印刷の技術のなかで印刷した厚膜の厚さと、パターン間の距離とでは、パターン間の距離の方が精度が高い。その上、フォトリソグラフィの技術は厚膜印刷の技術より少なくとも1桁以上の精度を期待できるので、このフォトリソグラフィの技術をコンデンサの主容量となる電極間隙パターンの作成にも利用する。すなわち結合容量の大きさは、従来の電極を厚膜印刷で積層した場

合は最大10数%程度の容量値の分散があったが、本発明の同一平面上のパターン間の距離で静電容量を形成する厚膜および薄膜法を用いると、静電容量の分散は数%以下に圧縮することができた。

〔実施例〕

本発明の実施例を以下の図面に沿って説明する。

第6図は本発明を説明するためのパネルの機能的回路図であって、二枚の基板からなるガス放電パネルの一方の基板21上の電極配線を示し、該図は第8図本発明を適用する従来パネル平面図とほぼ対応している。第6図の中央部に複数の横に張った表示電極25の群から成る表示部50があり、その両端部に駆動パルスを表示電極に加える複数の単位容量Cからなる容量結合部D1、D2がある。前記容量Cを構成する一方の電極は表示電極の延長である電極端部25a、または25bとなっており、他方はデコード機能のために左右異なった接続をした駆動波供給バス23-1~23-4および24-1、24-2に接続されている。

記間隙Sは数十ミクロンから二百ミクロンのなかの一定値である値に設定し、この設定した厚さにチタン酸バリウム等の高誘電物質を充填せしめる。

もう一つの電極対間の間隙Tには空気等の気体など誘電率の小さいものが介在するようにしておく。このようにすると、高誘電物質の誘電率が空気等の誘電率の数百倍から数千倍はあるので、形成される容量は実質には間隙Sによって対向する電極対間のみとなる。

上記高誘電物質Eを充填した上には、保護の目的で蓋40がかぶせてある。

パネルの他方の容量結合部D2の一実施例を第2図に示す。表示電極25の電極端部25bを、両側から挟むように絶縁した駆動波供給バス24-1が設けられ、間隙Sに高誘電物質Eとしてチタン酸バリウムを詰めたものである。上記の電極を両側から挟む構造は一つの実施例であって、第1図と同じく電極が対向する形であっても勿論良いわけである。第2図の方法の方が電極長さが短くてできるため、少ない所用面積ですむ特徴がある。こ

結合の単位容量Cの実例はたとえば第1図および第2図の結合容量部平面図に示すように形成されている。第1図および第2図において、D1、D2は容量結合部、23-1~23-4および24-1は駆動波供給バス、25a、25bは表示電極それぞれの電極端部、25は複数の表示電極、Eは高誘電物質、Sはコンデンサを形成する高誘電物質Eを詰めた間隙、Mはスルーホール、Tは駆動波供給バス間の容量形成を意図しない間隙である。

最初に一方の容量結合部D1の中の一つの結合容量の詳細を示すと、第1図に示すように表示部50からの表示電極25をスルーホールMを通して厚膜印刷で作成した駆動波供給バス23-1と同じ配線面に取り出して、前記駆動波供給バス23-1に近接して平行に電極端部25aを厚膜印刷で作成する。この厚膜印刷で作成した電極端部25aと駆動波供給バス23-1とが形成する電極間隙Sにチタン酸バリウムの如き高誘電物質Eの直径数ミクロン以下の微粉末を充填し、容量Cが大きくなるように形成する。この断面図が第3図である。上

のようにして、他方の結合単位容量Cの集積構造が、同時に作成できる二重平行電極（駆動波供給バス24-1の二つに分かれた先端）が形成され、その間隙精度がマスクで規定された厚膜印刷による正確な値のものであるため、完成した容量値Cを揃った値とすることができる。

この間隙の仕上げ形成には電極を近接して印刷したままでも勿論良いが、なお精細な仕上げとしてエッチング手段を加えることができる。すなわち第1図に示す4本の駆動波供給バス23-1~23-4および、それぞれの電極端部25aを広幅の一体に印刷し、間隙Sおよび隙間Tをエッチングによって取り除くのである。そうすると駆動波供給バス23-1~23-4および24-1~24-2と複数の電極端部25a、25bとを絶縁して近距離に対峙せしめ得るから、その間隙に高誘電物質Eを充填して容量値を確保するのである。このようにすると、厚膜印刷では往々にして存在する印刷後のパターンだれが無くなり、パターンがすっきり分離する。

もう一つの例は、第4図と第5図に示す埋め込

み電極作成の方法である。

第4図において21は基板、Aは一方の斜め蒸着またはスパッタリング方向、aは方向Aからの蒸着で形成された薄膜導電層、Bは溝の長手方向と平行で基板面に垂直な面について対称な方向からの他方の斜め蒸着方向、bは方向Bからの蒸着またはスパッタリングで形成された薄膜導電層、Sはコンデンサの誘電体層が入る絶縁間隙、Gは絶縁のため将来取り除く予定幅、HおよびIはコンデンサの主たる形成電極となる溝側面である。

パネルを構成するガラス等の絶縁基板21にコンデンサの対向電極を作る目的で、複数の溝をエッチング等で形成し、その溝の開口の長手方向に直角で、長手方向の溝側面の斜め上(第4図の方向A)から金属を蒸着またはスパッタリングする。このようにして第4図の方向Aから付着させた薄膜導電層aが付着し終わってから、方向を左右入れ換えて基板に垂直で間隙Sとなる溝に平行な垂直面に対称なBで示す方向から蒸着またはスパッタリングをして、互いに重なった薄膜導電層Aお

よび薄膜導電層Bを得る。後にコンデンサを形成するのは主として溝の側壁HやIであるが、これが二つつながった形となっている。これを第6図機能的回路図の左、D1部に適用する場合には隣接する電極を分離絶縁する必要がある。このような側壁薄膜導電層を一面ずつに絶縁して分ける必要があるときは、第4図中のG部を露出し、その他の部分をエッチングに耐える物質でマスクをして電極のエッチングを実行し、第5図の断面図に示すように必要な電極を分離する。第5図において分けられた電極の一つ23-1、23-2は駆動波供給バスに適用される電極部、25aは表示電極の端部、Eは高誘電物質、Sはコンデンサの誘電体層を形成する電極間隙、Gは絶縁のため取り除いた電極部分幅、HおよびIはコンデンサの主たる形成電極となる溝側面である。

図において、電極25aと23-1、および25aと23-2に示す二組の分離された電極対が形成され、向かい合った電極23-1と電極25a等との間隙Sに、Eなる高誘電物質チタン酸バリウム等を充填

すれば、それぞれ所用の容量を持ったコンデンサを形成することができる。各コンデンサの電極接続の方法は制御回路にあわせて、たとえば絶縁して交差するところはスルーホール等を利用して迂回接続していくことにより、目的のコンデンサ網を得ることができる。

以上の方法で対となる電極が同時に完成し、容量を定める電極間隙が厚膜の、またはフォトリソグラフィのパターン技術によって従来の厚膜積み重ね形よりも正確に出来るため、均一な容量群をつくり、作成の良否判別迅速化を行うと言う、本発明の目的が達成された。

(発明の効果)

本発明によると、コンデンサの集積構造を形成するにあたり、該容量を形成するに必須な二つの対向電極が同一平面上に同時に一組の工程で作れるため、従来のように熱工程等の長時間かかる過程を時間的に直列に含まないで短時間で電極作成を完成することができ、多大の工数過減を可能

とした。

また従来容量形成の時、誤差が大きかった誘電体層の厚さむらが、厚膜およびフォトリソグラフィの技術による電極間隔という正確なパターン処理で決定されるため、数%以下と言う、より精度高い容量値が定まるようになった。この二つ合わせた効果は顕著である。

4. 図面の簡単な説明

第1図は本発明の一方の容量結合部D1の平面図、

第2図は本発明の他方の容量結合部D2の平面図、

第3図は本発明の一方の容量結合部D1の断面図、

第4図は本発明の他の作成方法による容量結合部の製作途中断面図、

第5図は本発明の他の作成方法による容量結合部の完結断面図、

第6図は本発明を適用するパネルの機能的回路

図、

第7図は本発明を適用する従来のパネル断面図、
第8図は本発明を適用する従来のパネル平面図
である。

図において

D1、D2は容量結合部、

25は複数の表示電極、

25a、25bは表示電極の容量結合部を形成
する電極端部、

23-1～23-4および24-1～24-4は駆動波供給バス、

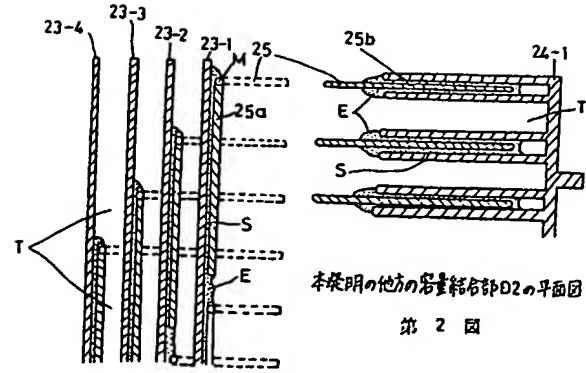
Eは高誘電物質、

Sはコンデンサを形成する電極間隙、

Tは駆動波供給バス間の容量形成を意図しない
間隙、

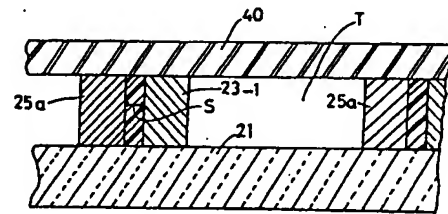
Mは電極間を接続するためのスルーホール、

Gは絶縁加工用電極除去部分である。



本発明の一方の容量結合部D1の平面図

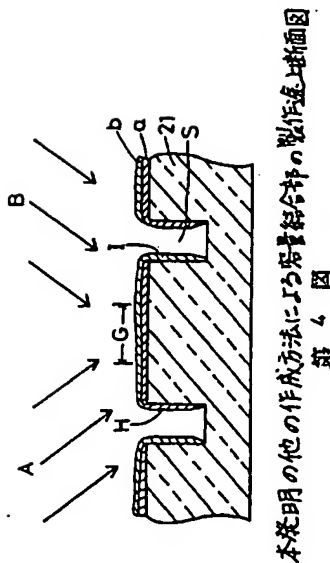
第1図



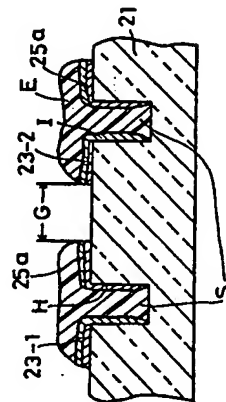
本発明の一方の容量結合部D1の断面図

第3図

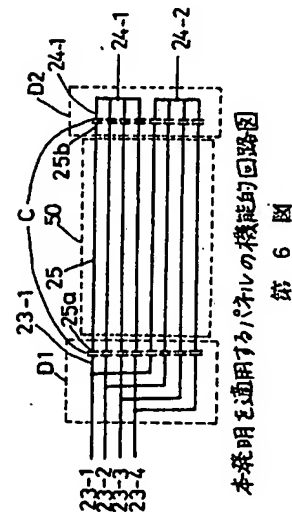
代理人 弁理士 井 桁 貞



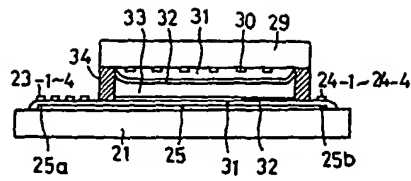
本発明の他の作成方法による容量結合部の製作途中断面図
第4図



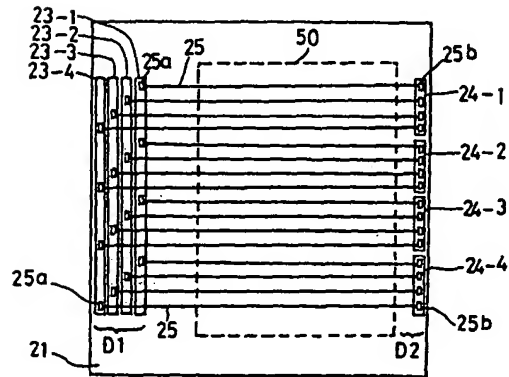
本発明の他の作成方法による容量結合部の完成断面図
第5図



本発明を適用するパネルの機能的回路図
第6図



本発明を適用する従来のパネル断面図
第 7 図



本発明を適用する従来のパネル平面図
第 8 図

第 1 頁の続き

⑦発 明 者 白 鳥 孝 尚 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内